**МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ**

ФЕДЕРАЛЬНОЕ ГОСУДАСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ

ВЫСШЕГО ПРОФЕССИОНАЛЬНОГО ОБРАЗОВАНИЯ

«Национальный исследовательский ядерный университет «МИФИ»

**Обнинский институт атомной энергетики –**

филиал федерального государственного автономного образовательного учреждения высшего

образования "Национальный исследовательский ядерный университет «МИФИ»

(ИАТЭ НИЯУ МИФИ)

Отделение информационных кибернетических систем

**Лабораторная работа № 1**

**"** **Написание структурной нотации и расчет пиковой производительности суперкомпьютера"**

Выполнил:

студент гр. ИС-М17 \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ Зотов Е.И.

Принял:

Аспирант ОИКС \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ Бурлаков А.В.

Обнинск, 2017 г

**Задание:** Рассчитать пиковую производительность Sunway TaihuLight.

Sunway TaihuLight основан на процессоре SW26010

Чип процессора состоит из 4 основных групп (CG), подключенный через NoC, каждый из которых включает «Управляющий процессорный элемент» (Management Processing Element,MPE) и 64 «Вычислительно-процессорный элемент» (Computer Processing Element, CPE) расположенных в матрице 8x8. Каждый кластер CPE состоит из «Управляющего процессорного элемента» (Management Processing Element,MPE), который является 64-разрядным

векторные инструкции, 32 КБ L1 и кэш данных L1 объемом 32 КБ, а также кэш L2 256 Кбайт. «Вычислительно-процессорный элемент» (Computer Processing Element, CPE) состоит из 8x8 элементов из 64-битных ядер RISC, поддерживающих только пользовательский режим, с 256-битными векторными инструкциями, 16 КБ кэша команд L1 и 64 КБ Scratch Pad Memory (SPM).

Процессор работает с тактовой частотой 1,45 ГГц. Каждый CPE обладает внутренней сверхоперативной памятью (англ. scratchpad memory) размером 64 Кб для данных и 16 Кб для инструкций, и соединены посредством сети-на-кристалле (англ. network on a chip), вместо традиционной иерархии кеш-памяти (англ. cache hierarchy). MPE имеет более традиционную схему с 32 Кб кеш-памяти 1-го уровня для данных и инструкций и 256 Кб кеш-памяти 2-го уровня. Сеть-на-кристалле соединена с единым внутрисистемным интерфейсом, который соединяет микросхему с внешним миром.

**P(SW26010)** = {1xMPE, 64xCPE }

**Core(MPE)** = { Cshd132Кб, Chsi132Кб, Csh2, Ipv 256Кб }

**Core(CPE)** = { Cshi116Кб, SPM64Кб , Ipv 256Кб }

**CG =** Cluster = {1xMPE, 64xCPE, 1 CtrM(DDR3 SDRAM), Mbank}

**CPE** = 8 flops per cycle;

**MPE** = 16 flops per cycle;

**Node** = {4xMPE, 256 xCPE, 4MC, NoC, SI}

**SuperNode** = {256Nodes}

Система состоит из корпусов. Каждый корпус содержит 4 Supernodes (суперузлов) и каждый Supernode имеют 256 узлов.

**Cabinet** = {4SuperNodes}

**C** = {40Cabinets}

Расчет пиковой производительности (**ПП**):

**ПП(CPE)** = 8 flops/cycle \* 1.45 GHz = 11.6 Gflop/s

**ПП(MPE)** = 16 flops/cycle \* 1.45 GHz = 23.2 Gflop/s

**ПП(Node)** = 256 cores \* 11.6 Gflop/s + 4cores\*23.2 Gflop/s = 3062.4 Gflop/s

**ПП(SuperNode)** = 256\*3062.4 = 783974.4 Gflop/s

**ПП(Cabinet)** = 4\*783974.4 = 3135897.6 Gflop/s

**ПП(C)** = 40\*3135897.6 = 125435904 Gflop/s = 125.435904 Pflop/s

**Пиковая производительность =125.435904** (значение в рейтинге [TOP-500](https://www.top500.org/list/2014/11/)  125,435)